

EXERCICES DIRIGES**PILE
ENTREES / SORTIES
INTERRUPTIONS****Corrigés****Exercice 1**

LOAD I R1 10	$R1 \leftarrow ((10)) \leftarrow 100$
POP Rg1 R2	R2 reçoit le sommet de pile, soit $(101) = 10$. $Rsp = 101$
ADD Rg2 R1 R2	$R1 \leftarrow R1 + R2 = 110$
STORE D R1 15	R1 est écrit à l'adresse 15 en MC
PUSH Rg1 R1	R1 est écrit au sommet de pile $(101) \leftarrow 110$ et $Rsp = 102$
LOAD Im RB 10	$RB \leftarrow 10$
ADD B R1 5	$R1 \leftarrow R1 + (15) \leftarrow 220$.
PUSH Rg1 R1	R1 est écrit au sommet de pile $(102) \leftarrow 220$ et $Rsp = 103$

Exercice 2**Question 1**

- **POP Rg1 R0 : écriture dans le registre R0 du contenu au sommet de la pile.**

Phase de Fetch :

CO -> RAD	CCOSor, CRADEn	1 cycle
Lecture	LEC	1 cycle
RDO -> RI	ARDOSor, ARIEn	1 cycle
Incrément CO	INCO	

Exécution : réalisation de l'opération

RSP -> Ual@	ARSPSor, AUal@bEn	1 cycle
Decrément RSP	DECRSP	
RSP -> RAD	CUal@Sor, CRADEn, CRSPEn	1 cycle
Lecture	LEC	1 cycle
RDO -> R0	ARDOSor, AUalaEn, NOP, CUalsor, CR0en	1 cycle

- **PUSH Rg1 R3 : écriture au sommet de la pile du contenu du registre R3.**

Phase de Fetch : Idem

Exécution : réalisation de l'opération

RSP -> RAD	ARSPSor, AUalaEn, NOP, CUalsSor, CRADEn	1 cycle
R3 -> RDO	AR3Sor, AUalaEn, NOP, CUalsSor, CRDOEn	1 cycle
Ecriture	ECR	1 cycle
Incrément RSP	INCRSP	

Question 2

A/

DI	Interruptions masquées
POP Rg1 R0	Le sommet de pile est placé dans R0
ADD Im R0 10	$R0 = R0 + 10$
STORE B R0 100	R0 est écrit à l'adresse basée (RB) + 100
EI	Interruptions démasquées

B/

POP Rg1 R0 $RD \leftarrow 50$
 ADD Im R0 10 $RD \leftarrow 50 + 10 = 60$
 STORE B R0 100 RD est écrit à l'adresse 200
 0,5
 réponse correcte (1)

C/ L'IRQ 2 est prise en compte après le EI, car durant la séquence d'instructions les interruptions sont masquées (code indivisible)

D/ L'exécution de la routine de l'IRQ2 est interrompue pour exécuter la routine de l'IRQ1 plus prioritaire, puis l'exécution de la routine de l'IRQ2 est reprise. Enfin, les routines des IRQ 5 puis 7 sont exécutées.

Exercice 3

Question 1

Quelque chose du genre

DI

IN D R3 R_CLAVIER_DONNEE

EI

Question 2

LOAD D R1 100	R1 ← 16
LOAD I R2 112	R2 ← 3
PUSH Rg1 R3	R3 est écrit au sommet de la pile
NEG Rg1 R3	R3 ← (cpl^{tà}2) de R3
TOUR : ADD Rg2 R1 R3	R1 ← R1 + R3
ADD Im R2 -1	R2 ← R2 - 1
JMPZ SUITE	Si R2 est nul allez à SUITE
JMP TOUR	Sautez à TOUR
SUITE : ADD Rg2 R1 R3	R1 ← R1 + R3
JMPN NEG	Si R1 négatif allez à NEG
JMPP POS	SI R1 positif allez à POS
NEG : PUSH Rg1 R1	R1 est écrit dans la pile
STOP	Fin
POS : ADD B R1 60	R1 ← R1 + (60 + (40)) ← R1 = R1 + 16
PUSH Rg1 R1	R1 est écrit dans la pile
PUSH Rg1 R2	R2 est écrit dans la pile
STOP	Fin

Question 3

1/ le registre R3 est chargé avec la valeur 6 ; R1 = -8, on va a NEG.

Contenu de la pile :

Adresse	Contenu
150	6
154	6
158	-8

2/ le registre R3 est chargé avec la valeur 2 ; R1 = 8 ; on va à POS ; R1 = 22

Contenu de la pile :

Adresse	Contenu
150	6
154	2
158	22
162	0

3/ le registre R3 est chargé avec la valeur 4 ; R1 = 0 ; on va à POS ; R1 = 16

Contenu de la pile :

Adresse	Contenu
150	6
154	4
158	16
162	0