

ED GESTION DE LA MEMOIRE CENTRALE

1. Pagination à la demande

On considère une mémoire paginée pour laquelle les cases en mémoire centrale sont de 1 Ko. La mémoire centrale compte au total pour l'espace utilisateur 20 cases numérotées de 1 à 20. Dans ce contexte, on considère trois processus A, B et C. Le processus A a un espace d'adressage composé de 6 pages P1, P2, P3, P4, P5 et P6. Le processus B a un espace d'adressage composé de 4 pages, P1 à P4. Le processus C a un espace d'adressage composé de 2 pages, P1 et P2. Pour le processus A, seules les pages P1, P5, P6 sont chargées en mémoire centrale respectivement dans les cases 2, 4, 1. Pour le processus B, seule la page P1 est chargée en mémoire centrale dans la case 5. Pour le processus C, seule la page P2 est chargée en mémoire centrale dans la case 12.

A - Représentez sur un dessin les structures allouées pour ce type d'allocation mémoire et la mémoire centrale correspondant à l'allocation décrite. Rappelez le format d'une entrée de la table des pages d'un processus et le principe de conversion d'une adresse paginée vers l'adresse physique.

B - Les 3 processus A, B et C sont décrits par un bloc de contrôle qui contient en outre les informations suivantes :

Pour le processus A, compteur ordinal CO = (page P5, déplacement 16), adresse table des pages = 16 ;

Pour le processus B, compteur ordinal CO = (page P2, déplacement 512), adresse table des pages = 24 ;

Pour le processus C, compteur ordinal CO = (page P1, déplacement 32), adresse table des pages = 28 ;

Le compteur ordinal CO contient l'adresse de l'instruction à exécuter.

B1- Le processus A devient actif. Décrivez le processus de conversion d'adresse pour l'instruction exécutée à sa reprise. Quelle valeur contient le registre PTBR ? Quelle adresse physique correspond à l'adresse virtuelle de l'instruction exécutée ?

B2 - Maintenant le processus A est préempté et le processus B est élu. Décrivez succinctement l'opération de commutation de contexte qui a lieu notamment en donnant les nouvelles valeurs des registres CO et PTBR. Que se passe-t-il lorsque le processus B reprend son exécution ?

B3 - Chaque entrée de table des pages contient un champ de bits permettant de spécifier les droits d'accès associés à une page. Ce champ est composé de trois bits x, r, w avec la signification suivante :

- x : 0 pas de droit en exécution sur la page, 1 droit en exécution accordé
- r : 0 pas de droit en lecture sur la page, 1 droit en lecture accordé
- w : 0 pas de droit en écriture sur la page, 1 droit en écriture accordé

Ce champ « droit » a la valeur 010 pour la page P1 du processus A. Le processus A exécute l'instruction STORE R1 (page P1, déplacement 128) qui effectue l'écriture du contenu du registre processeur R1 à l'adresse (page P1, déplacement 128). Que se passe-t-il ?

3. Algorithmes de pagination

On s'intéresse aux systèmes de pagination à la demande.

A- Expliquer brièvement le principe de la pagination à la demande. Détailler les algorithmes FIFO et LRU.

B- Au cours de son exécution, un programme accède successivement aux pages 0, 1, 4, 2, 0, 1, 3, 0, 1, 4, 2, 3.

B.1- On utilise l'algorithme FIFO et le système alloue à ce programme un espace de 3 pages (initialement vides). Donner la suite des pages présentes en mémoire et en déduire le nombre de défauts de page.

B.2- On utilise l'algorithme LRU et le système alloue à ce programme un espace de 3 pages (initialement vides). Donner la suite des pages présentes en mémoire et en déduire le nombre de défauts de page.

4. Espace d'adressage paginé

On considère 3 processus A, B, C.

- Le processus A dispose de 3 pages P1, P2 et P3 dans son espace d'adressage.
- Le processus B dispose de 3 pages P1, P2 et P3 dans son espace d'adressage.
- Le processus C dispose de 2 pages P1, P2 dans son espace d'adressage.

Les cases mémoires numérotées de 0 à 19 sont au nombre de 20. Une case mémoire a une capacité de 1 Ko.

A l'instant t, l'état d'allocation en mémoire centrale des pages des 3 processus est le suivant :

- Les pages P1 et P2 du processus A sont chargées respectivement dans les cases 3 et 7 de la mémoire centrale ;
- Les pages P3 et P2 du processus B sont chargées respectivement dans les cases 5 et 12 de la mémoire centrale ;
- La page P1 du processus C est chargée dans la case 8 de la mémoire centrale ;

Dans chacun des deux cas suivants, calculez l'adresse paginée, puis l'adresse physique correspondant à l'adresse linéaire qui vous est donnée. En cas de défaut de page, vous supposerez que la page manquante est chargée en mémoire centrale dans la première case libre de plus petit numéro.

- a/ Adresse linéaire 1152 dans l'espace d'adressage du processus A ;
- b/ Adresse linéaire 1536 dans l'espace d'adressage du processus C.